

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 03-159119

(43)Date of publication of application : 09.07.1991

(51)Int.Cl. H01L 21/265  
H01L 21/336  
H01L 29/784

(21)Application number : 01-297357

(71)Applicant : HITACHI LTD

(22)Date of filing : 17.11.1989

(72)Inventor : ANDO HIDEKI  
MOCHIZUKI YASUHIRO

## (54) MANUFACTURE OF SEMICONDUCTOR DEVICE

### (57)Abstract:

**PURPOSE:** To introduce impurities to an extremely shallow region to selectively obtain a resistance value with good controllability by a method wherein introduction of impurities is performed by ions including dopant atoms and activation of the introduced impurities is done by laser radiation and thermal treatment following the laser radiation.

**CONSTITUTION:** Introduction of impurities into a semiconductor film is done by ions including dopant atoms generated by direct current arc discharge, and then laser radiation or heat treatment following the laser radiation is done. For example, poly Si is deposited on a glass substrate 1 and patterned, and then an SiO<sub>2</sub> film and poly Si are formed sequentially to be patterned to have a gate insulation film 13 and a gate electrode 14 of a TFT formed. Then an ion doping apparatus is used to introduce impurities. H<sub>2</sub>-diluted 1% PH<sub>3</sub> is used as dopant gas, while phosphorus is introduced into a source and drain 12 and the gate electrode 14 at acceleration voltage of 1keV. Further after a laser shielding film 31 is formed on the gate electrode 14, laser beam 32 of XeCl<sub>2</sub> eximer laser is radiated to activate only the impurities in the source drain 12.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

## ⑫ 公開特許公報(A) 平3-159119

⑤ Int. Cl.<sup>5</sup>

識別記号

庁内整理番号

⑬ 公開 平成3年(1991)7月9日

H 01 L 21/265  
21/336  
29/7847738-5F H 01 L 21/265  
7738-5F  
9056-5F 29/78 3 1 1 P

審査請求 未請求 請求項の数 3 (全5頁)

⑭ 発明の名称 半導体装置の製造方法

⑯ 特 願 平1-297357

⑰ 出 願 平1(1989)11月17日

⑱ 発 明 者 安 藤 英 美 茨城県日立市久慈町4026番地 株式会社日立製作所日立研究所内

⑲ 発 明 者 望 月 康 弘 茨城県日立市久慈町4026番地 株式会社日立製作所日立研究所内

⑳ 出 願 人 株式会社日立製作所 東京都千代田区神田駿河台4丁目6番地

㉑ 代 理 人 弁理士 小川 勝男 外2名

## 明 細 書

## 1. 発明の名称

半導体装置の製造方法

## 2. 特許請求の範囲

1. 半導体膜への不純物導入を直料アーク放電で生成したドーパント原子を含むイオンにより行い、その後、レーザ光照射又は、レーザ光照射後に熱処理することを特徴とする半導体装置の製造方法。

2. 請求項第1項において、不純物導入する半導体膜の少なくとも一部の領域の上層にレーザ光を遮断する膜を形成後、レーザ光照射することを経験とする半導体装置の製造方法。

3. 請求項第1項において、不純物導入する半導体膜の少なくとも一部の領域にレーザ光を照射し、不純物導入において、H<sub>2</sub>を含むドーパントガスを用いることを特徴とする半導体装置の製造方法。

## 3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は半導体装置の製造方法に関するものであり、特に薄膜トランジスタ等の半導体装置の製造方法に関する。

## 〔従来の技術〕

半導体装置の製造工程において、不純物ドーピング層の薄膜化すなわち浅接合形成が重要な技術課題となっており、工夫がなされている。これまでにこのような不純物ドーピング層を形成する方法として例えば、特開昭59-218727号公報、又は、特開昭63-119527号公報記載のものがある。これは、グロー放電によりドーパントを含む不純物ガスを分解して、不純物導入層を形成する方法と、10 KeV以下の低エネルギーのイオンシャワーにより浅い不純物導入層を作り、かつ、不純物導入後に水素による表面クリーニングをして汚染物除去を図るものである。

## 〔発明が解決しようとする課題〕

上記従来技術において、例えば特開昭59-218727号では、基板に均一に不純物をドーピングして10<sup>21</sup>~10<sup>22</sup>atoms/cm<sup>2</sup>の浅い高濃度の半

導体領域(約50~150nm)を形成するため、不純物濃度を低く制御したり、部分的に量を加えることは考慮されていない。そのため例えば、高抵抗が必要な場合、あるいはソース/ドレインとゲート部で抵抗値をかえるという場合、選択的な抵抗値の制御ができず問題である。また、ドーピングのスループット向上が必要である。

また、特開昭63-119527号でも、抵抗値の選択的制御について考慮されていない。

以上のように、抵抗値の選択的制御に対して十分考慮されていないという問題があつた。

本発明の目的は、極く浅い領域に不純物を導入し、選択的に制御性良く抵抗値が得られる半導体装置の製造方法を提供することにある。

〔課題を解決するための手段〕

上記目的を達成するために以下の方法を採用する。

選択的に抵抗値を制御するためには、不純物導入をドーパント原子を含むイオン又はラジカルにより行い、導入した不純物を活性化をレーザ照射

射、およびレーザ光照射後の熱処理により行うものである。上記の活性化でのレーザ光照射前に半導体膜の少なくとも一部の領域の上層にレーザ光を遮断する膜を設けるものである。また、不純物導入する半導体膜を、レーザ光照射により、あらかじめ結晶化しておき、H<sub>2</sub>希釈のドーピングガスを用いてドーピングするものである。

〔作用〕

ドーピング後の活性化に、レーザ光照射と熱処理を用いることにより、異なる抵抗値が得られる。すなわち、レーザ光が照射された部分は、より低い抵抗値になり、レーザ光が照射されず熱処理でのみ活性化された部分は、同じ不純物濃度でも、抵抗値は高くなる。そのため、半導体膜の上層にレーザ光を遮断もしくは吸収する膜を設けることで、レーザ光があたらずその部分は活性化熱処理のみとなり、高抵抗となる。すなわちレーザ光照射の有無で選択的な抵抗値を制御できる。

また、レーザ光照射により結晶化した半導体膜は、as deposition 膜や、熱処理により結晶化し

た膜に比べて、H<sub>2</sub>希釈のドーピングガスでドーピングすると、膜のエッチング速度が大きく、導入される不純物の量が少ない。そのため、高い抵抗値が必要な半導体膜は、膜の一部あるいは全部をレーザ光照射により結晶化し、上記ガスでドーピングすることにより導入される不純物濃度が少なくなり、as deposition 膜や熱処理により結晶化した膜に比べて、選択的に高い抵抗値の不純物導入層を得ることができる。

また、レーザ光照射後、熱処理することにより抵抗値を制御すると同時に、レーザ光照射による熱歪による膜のダメージを回復できるため、特性の向上が図れる。

〔実施例〕

以下、本発明の第一実施例を説明する。

第1図では、ガラス基板1に厚さ100nmのpoly-SiをLPCVD法により600℃で堆積し、パターニングする。次に常圧CVD法により、厚さ100nmのSiO<sub>2</sub>膜、続いてLPCVD法により厚さ100nmのpoly-Siを形成して

パターニングして、TFTのゲート絶縁膜13ゲート電極14を形成する。次に、第2図に示すイオンドーピング装置を用いてアーク放電による不純物導入をする。ドーパントガスにはHe希釈の1%PH<sub>3</sub>を用いて、加速電圧1KeVで、ソース、ドレイン12、及びゲート電極14にリンを導入する。

さらに、ゲート電極14上にレーザ光32を遮断するレーザ光遮断膜31たとえばAlを100nm形成後、XeCl<sub>2</sub>エキシマレーザのレーザ光32をレーザパワー200mJ/cm<sup>2</sup>で照射して、ソース・ドレイン12の不純物のみ活性化させる。その後、Alを除去し、600℃、4時間熱処理し、ゲート電極14の不純物を活性化する。次に、層間絶縁膜15としてPSG膜を常圧CVD法により405℃で600nm堆積する。次に、コンタクトスルーホールを開口し、Alをスパッタにより500nm堆積して電極16とする。最後にスパッタによりITOを100nm堆積し、パターニングして、画素駆動電極17を形成し、アク

ティブマトリクス基板が完成する。

本実施例では、ゲート電極上にA<sub>2</sub>膜を設けてゲート電極はレーザ照射されないようにし、熱処理だけで活性化し、ソース・ドレイン12はレーザ光32照射により活性化している。イオンドーピングにより不純物導入したpoly-Siのレーザ光照射後のシート抵抗と熱処理後のシート抵抗を第3図に示す。レーザ光照射では、レーザパワー150mJ/cm<sup>2</sup>以上でシート抵抗は500Ω/□が得られるが、熱処理では、600℃で4時間行っても下がらない。これより、前記第1実施例ではゲート電極のシート抵抗は10<sup>4</sup>~10<sup>5</sup>Ω/□、ソース・ドレイン電極のシート抵抗は500Ω/□となることから、アクティブマトリクス基板の線欠陥低減を目的としたゲート電極の高抵抗化の方法として、これまでは不純物導入を2回要したが、本実施例では1回に減らすことができる。なお、レーザ光反射膜としてはA<sub>2</sub>の他Cr、PtあるいはSiO<sub>2</sub>膜でもよい。

5図に第2の実施例を示す。

ガラス基板1上にLPCVD法でpoly-Siを100nm堆積後、パターニングする。次に常圧CVD法により厚さ100nmのSiO<sub>2</sub>膜、続いてLPCVD法により厚さ100nmのpoly-Si41を形成後、XeClエキシマレーザによりレーザ光32をレーザパワー250mJ/cm<sup>2</sup>で照射して、結晶化する。その後、パターニングして、TFTのゲート絶縁膜13、レーザ結晶化したゲート電極を形成する。次にH<sub>2</sub>希釈のPH<sub>3</sub>を用いてイオンドーピングを行い、不純物を導入すると、ゲート電極はエッチングされて、不純物濃度が薄くなり、ソース・ドレイン電極は十分必要な不純物濃度になる。その後、レーザ光32照射により活性化し、以下、層間絶縁膜15、A<sub>2</sub>、ITOの工程は第1実施例と同様にすることで、アクティブマトリクス基板が完成する。

第6図にレーザ光照射後の熱処理前後でのTFTの特性を示す。本実施例では、ソース・ドレイン、及びゲート共、レーザ光照射により活性化してお

また、本実施例において、レーザ光を反射する膜のパターンをゲート電極より広げて、第2図

(c)に示すように、ソース・ドレイン12の一部までをおおうレーザ光遮断膜31を形成し、以下同様の方法でアクティブマトリクス基板を形成する。これによりドレイン接合付近は高抵抗の領域33ができることから、ゲート電極の高抵抗化と同時にLDD構造ができる。

第4図はイオンドーピング時の各膜でのエッチレートを示す。as deposition 膜はアモルファス状態のSi膜で、これを熱処理により結晶化させたpoly-Si膜、さらに結晶性を良くするための、レーザ光照射時により結晶化させたpoly-Si膜を、同一条件で希釈ガスにH<sub>2</sub>を用いたPH<sub>3</sub>を用いて、イオンドーピングした。結晶性の良い膜ほどエッチレートが大きく、アモルファスSiではほとんどエッチングされない。これにより、レーザ結晶化したpoly-Siには、ドーピングによる不純物濃度は、アモルファスSiや熱結晶化poly-Siより低くなることがわかる。そこで第

り、熱処理による特性の改善を見た。特性は熱処理により、オン特性、オフ特性共に改善されており、レーザ光照射による熱歪のダメージが回復していることがわかる。

〔発明の効果〕

本発明によれば、1回のドーピングで異なる抵抗値を選択的に形成できるので、LDD構造や、ゲート電極の高抵抗化など抵抗値の選択的制御が容易にできる。また、ドーピングに直流アーク放電から引きだしたイオンを用いるので、大電流化が容易であり、大画面化、高スループット化が図れる。また、レーザ照射後、熱処理することにより、レーザ光照射時の膜のダメージが回復し、特性が改善される。

#### 4. 図面の簡単な説明

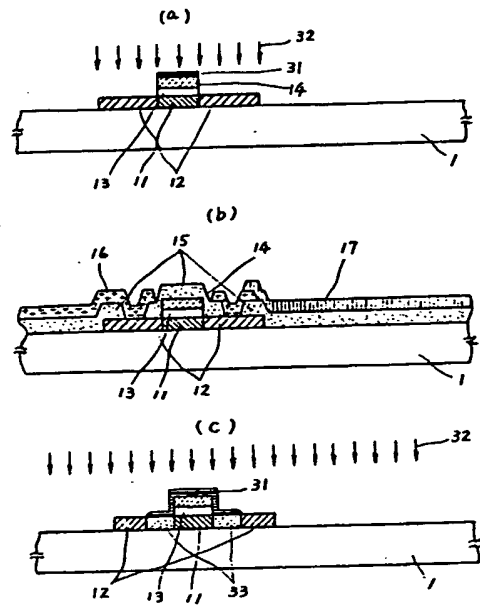
第1図は第1実施例の断面図、第2図はイオンドーピング装置の概略図、第3図はイオンドーピングで不純物導入した膜のレーザ照射及び熱処理により活性化した時のシート抵抗の関係図、第4図はシリコン膜の結晶性とエッチレートの関係図、

第5図は本発明の第2実施例の断面図、第6図はレーザ照射後の熱処理前後でのTFT特性図である。

1…ガラス基板、11…半導体膜、12…ソース・ドレイン、13…ゲート絶縁膜、14…ゲート電極、15…層間絶縁膜、31…レーザ光遮断膜、32…レーザ光、51… $\text{SiO}_2$ 保護膜、52…イオンビーム、101… $\text{SiO}_2$ 保護膜、102…poly-Si保護膜、108…アークプラズマ、109…イオン源、110…ドーピング室、111…イオンビーム、112…減速電極、113…加速電極、114…絶縁フラジ、115…ガス、121…基板。

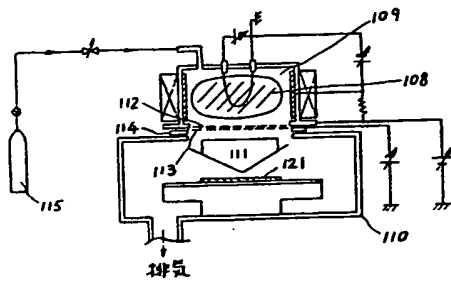
代理人 弁理士 小川勝男

第1図



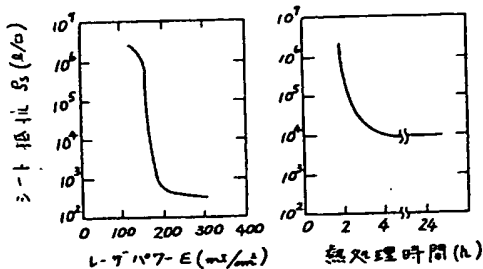
1…ガラス基板 14…ゲート電極 31…レーザ光遮断膜  
11…半導体膜 15…層間絶縁膜 32…レーザ光  
12…ソース・ドレイン 16…電極 33…高抵抗領域  
13…ゲート絶縁膜 17…画素駆動電極

第2図

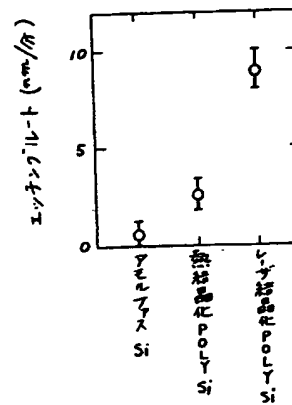


108…アークプラズマ  
109…イオン源  
110…ドーピング室  
111…イオンビーム  
112…減速電極  
113…加速電極  
114…絶縁フラジ  
115…ガス  
121…基板

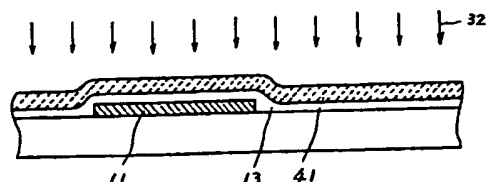
第3図



第4図



第5図



第 6 図

